

射频电路 PCB 设计

吴建辉,茅洁

(东南大学,江苏 南京 210096)

摘要:介绍了采用 PROTEL 99 SE 进行射频电路 PCB 设计的设计流程,为了保证电路的性能,在进行射频电路 PCB 设计时应考虑电磁兼容性,因而重点讨论了元器件的布局与布线原则来达到电磁兼容的目的。

关键词:射频电路;PCB;电磁兼容;布局

中图分类号: TN41 **文献标识码:** A **文章编号:** 1001 - 3474(2003)01 - 0019 - 03

The PCB Design of Radio - Frequency Circuit

WU Jian - hui , MAO Jie

(South - East University ,Nanjing 210096 ,China)

Abstract: Using PROTEL 99 SE for the PCB design of radio - frequency circuit has been recommended. In order to assure the property, the EMC must be considered for the PCB design of radio - frequency circuit. The rules for layout and track have been mainly discussed.

key words: Radio - frequency receiver; PCB; EMC; Layout

Document Code: A **Article ID:** 1001 - 3474(2003)01 - 0019 - 03

随着通信技术的发展,手持无线射频电路技术运用也越来越广,如无线寻呼机、手机、无线 PDA 等,其中的射频电路的性能指标直接影响整个产品的质量。对于这些掌上产品的一个最大特点就是小型化,而小型化也就意味着元器件的密度很大,表面贴装工艺(SMT)和板载芯片技术(COB)因而得到广泛应用,元器件(包括 SMD、SMC、裸片等)的相互干扰也就十分突出,电磁干扰信号如果处理不当,可能造成整个电路系统的无法正常工作,因此,如何防止和抑制电磁干扰,提高电磁兼容性,就成为设计射频电路 PCB 时的一个非常重要的课题,同一电路,不同的 PCB 设计结构,则其性能指标会相差很大。本文讨论采用 PROTEL 99 SE 软件进行掌上产品的射频电路 PCB 设计时,如何才能最大限度地实现电路的性能指标,从而达到电磁兼容要求。

1 板材的选择

印制电路板的基材有有机类与无机类两大类,而基材中最重要的性能是介电常数 ϵ_r , (影响电路的

阻抗以及信号的传输速率)、耗散因子(或称介质损耗) $\tan \delta$ 、热膨胀系数 CET 和吸湿率:其中 ϵ_r 影响电路阻抗及信号传输速率,对于高频电路,介电常数公差是首要考虑的更关键因素,应选择介电常数公差小的基材。

2 PCB 设计流程

由于 PROTEL 99 SE 软件的使用与 PROTEL 98 等软件不同,因此首先简要讨论采用 PROTEL 99 SE 软件进行 PCB 设计的流程。

(1) 由于 PROTEL 99 SE 采用的是工程(PROJECT)数据库模式管理,在 Window 98 下是隐含的,所以应先建立一个数据库文件用于管理所设计的电路原理图与 PCB 版图。

(2) 原理图的设计:为了可以实现网络连接,在进行原理设计前对所用到的元器件都必须在元器件库中存在,否则就在 SCHLIB 中做出所需的元器件并存入库文件中;然后只需从元器件库中调用所需的元器件根据所设计的电路图进行连接即可。

(3) 原理图设计完成后,即可形成一个网络表以备进行 PCB 设计时使用。

(4) PCB 的设计:

(a) PCB 外形及尺寸的确定:根据所设计的 PCB 在产品的位置、空间的大小、形状以及与其它部件的配合来确定 PCB 的外形与尺寸,在 MECHANICAL LAYER 层用 PLACE TRACK 命令画出 PCB 的外形;

(b) 根据 SMT 的要求,在 PCB 上制作定位孔、视眼、参考点等;

(c) 元器件的制作:假如需要使用一些原先元器件库中不存在的特殊元器件,则在布局之前需先进行元器件的制作,在 PROTEL 99 SE 中制作元器件的过程比较简单,选择“DESIGN”菜单中的“MAKE LIBRARY”命令后就进入了元器件制作窗口,再选择“TOOL”菜单中的“NEW COMPONENT”命令就可以进行元器件的设计,这时只需根据实际元器件的形状、大小等在 TOP LAYER 层以 PLACE PAD 等命令在一定的位罝画出相应的焊盘并编辑成所需的焊盘(包括焊盘形状、大小、内径尺寸及角度等,另外还应标出焊盘相应的管脚名),然后以 PLACE TRACK 命令在 TOP OVERLAYER 层中画出元器件的最大外形,取一个元器件名存入元器件库中即可;

(d) 元器件制作完成后,就进行布局及布线,这两部分在下面具体进行讨论;

(e) 以上过程完成后,就必须进行检查,这一方面包括电路原理的检查,另一方面还必须检查相互间的匹配及装配问题,电路原理的检查可以人工检查,也可以采用网络自动检查(原理图形成的网络与 PCB 形成的网络进行比较即可);

(f) 检查无误后,文件就需进行存档、输出,在 PROTEL 99 SE 中必须使用“FILE”选项中的“EXPORT”命令把文件存放到指定的路径与文件中(“IMPORT”命令则是把某一文件调入到 PROTEL 99 SE 中)。

注:在 PROTEL 99 SE 中“FILE”选项中的“SAVE COPYAS...”命令执行后,所选取的文件名在 Window 98 中是不可见的,所以在资源管理器中是看不到该文件的,这与 PROTEL 98 中的“SAVEAS...”功能不完全一样。

3 元器件的布局

由于 SMT 一般采用红外炉再流焊来实现元器件的焊接,因而元器件的布局影响到焊点的质量,进

而影响到产品的成品率,而对于射频电路 PCB 设计而言,电磁兼容性要求每个电路模块尽量不产生电磁辐射,并且具有一定的抗电磁干扰能力,因此,元器件的布局还直接影响到电路本身的干扰及抗干扰能力,这也直接关系到所设计电路的性能,因此在进行射频电路 PCB 设计时除了要考虑普通 PCB 设计时的布局外,主要还需考虑如何减小射频电路中各部分之间的相互干扰、如何减小电路本身对其它电路的干扰以及电路本身的抗干扰能力。根据经验,对于射频电路效果的好坏不仅取决于射频电路板本身的性能指标,很大部分还取决于与 CPU 处理板间的相互影响,因此,在进行 PCB 设计时,合理布局显得尤为重要。下面就讨论射频电路 PCB 的布局问题。

布局总的原则:元器件应尽可能同一方向排列,通过选择 PCB 进入熔锡系统的方向来减少甚至避免焊接不良的现象;根据经验元器件间最少要有 0.5 mm 的间距才能满足元器件的熔锡要求,若 PCB 板的空间允许,元器件的间距应尽可能宽。对于双面板一般应设计一面为 SMD 及 SMC 元件,另一面则为分立元件。

布局中应注意:

(1) 首先确定与其它 PCB 板或系统的接口元器件在 PCB 板上的位置,必须注意接口元器件间的配合问题(如元器件的方向等);

(2) 因为掌上用品的体积都很小,元器件间排列很紧凑,因此对于体积较大的元器件,就必须考虑相互间的配合问题,所以必须优先考虑,确定出相应的位置;

(3) 认真分析电路结构,对电路进行分块处理(如高频放大电路、混频电路及解调电路等),尽可能将强电信号和弱电信号分开,将数字信号电路和模拟信号电路分开,完成同一功能的电路应尽量安排在一定的范围之内,从而减小信号环路面积,各部分电路的滤波网络必须就近连接,这样不仅可以减小辐射,并且可以减少被干扰的几率,提高电路的抗干扰能力;

(4) 根据单元电路在使用中对电磁兼容性敏感程度不同进行分组,对于电路中易受干扰的部分的元器件在布局时还应尽量避开干扰源(比如来自数据处理板上 CPU 的干扰等)。

4 布线

在基本完成元器件的布局后,就要开始布线,布线的基本原则为:在组装密度许可情况下,尽量选用低密度布线设计,并且信号走线尽量粗细一致,有利于阻抗匹配。

对于射频电路,信号线的走向、宽度、线间距的不合理设计,可能造成信号传输线之间的交叉干扰;另外,系统电源自身还存在噪声干扰,所以在设计射频电路 PCB 时一定要综合考虑,合理布线。

布线时,所有走线应远离 PCB 板的边框(2 mm 左右),以免 PCB 板制作时造成断线或有断线的隐患。电源线要尽可能宽,以减少环路电阻,同时,使电源线、地线的走向和数据传递的方向一致,以提高抗干扰能力。所布信号线应尽可能短,并尽量减少过孔数目;各元器件间的连线越短越好,以减少分布参数和相互间的电磁干扰;对于不相容的信号线应尽量相互远离,而且尽量避免平行走线,而在正反两面的信号线应相互垂直;布线时在需要拐角的地方应以 135°角为宜,避免拐直角。

布线时与焊盘直接相连的线条不宜太宽,走线应尽量离开不相连的元器件,以免短路;过孔不宜画在元器件上,且应尽量远离不相连的元器件,以免在生产中出现虚焊、连焊、短路等现象。

在射频电路 PCB 设计中,电源线和地线的正确布线显得尤其重要,合理的设计是克服电磁干扰的

最重要的手段,PCB 上相当多的干扰源是通过电源和地线产生的,其中地线引起的噪声干扰最大。

地线容易形成电磁干扰的主要原因在于地线存在阻抗,当有电流流过地线时,就会在地线上产生电压,从而产生地线环路电流,形成地线的环路干扰,当多个电路共用一段地线时,就会形成公共阻抗耦合,从而产生了所谓的地线噪声。因此在射频电路 PCB 设计中地线的布线应该做到:

(1) 首先对电路进行分块处理,射频电路基本上可分成高频放大、混频、解调、本振等部分,在进行射频电路 PCB 设计时,为各个电路模块提供一个公共电位参考点即各模块电路各自的地线,这样信号就可以在不同的电路模块之间传输;然后汇总于射频电路 PCB 接入地线的地方,即汇总于总地线,由于只存在一个参考点,因此没有公共阻抗耦合存在,从而也就没有相互干扰问题;

(2) 数字区与模拟区尽可能以地线进行隔离,并且数字地与模拟地要分离,最后接于电源地;

(3) 在各部分电路内部的地线也要注意单点接地原则,尽量减小信号环路面积,并与相应的滤波电路的地线就近相接;

(4) 各模块电路之间在空间允许的情况下最好能以地线进行隔离,防止相互之间的信号耦合效应。

5 结论

(下转第 26 页)

《电子工艺技术》论文撰写要求

1 稿件内容必须符合党和国家的有关方针政策,必须符合本刊的报道宗旨和报道中心,必须反应当前国内外电子工业先进技术水平。文章内容严谨、文字简练、实事求是。获省部级以上基金资助项目的论文请加标注明,并注明其项目编号。切勿一稿两投。

2 每篇论文应有 200 字左右摘要,(3~8)个关键词,能够表达文章主题,选词注意专指性。并将题目、摘要、关键词、作者姓名及单位译成英文。

3 文章应注有第一作者简介,包括作者姓名(出生年)、性别、学历、职务职称、所从事的工作、工作单位名称、邮编及地址。

4 文稿字迹清楚,使用简化字和法定计量单位,插图和照片要清晰。

5 文后应列出参考文献,采用顺序编码制,标准规范为:

(1) 书籍 著者.书名[M].版本.出版地:出版者,出版年.起始页。

(2) 期刊 作者.题名[J].刊名,出版年,卷号(期号):起

始页。

(3) 论文集 作者.题名[C].见(In):编者.文集名.会议名,会址,开会年.出版地:出版者,出版年.起始页。

(4) 科学技术报告 著者.题名[R].出版地:出版者,出版年.起始页。

(5) 学位论文 著者.题名[D].出版地:出版者,出版年.起始页。

(6) 专利文献 专利所有者.题名[P].国别:专利号,出版日期。

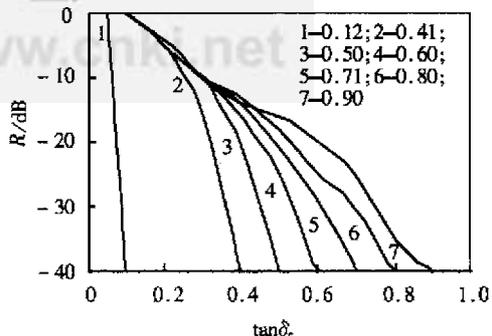
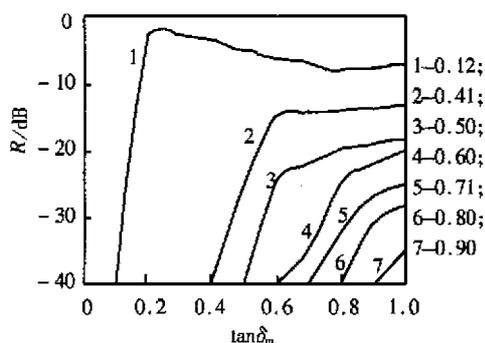
(7) 国际、国家标准 标准编号 标准序号—发布年 标准名称[S]。

(8) 电子文献 责任者.题名 DB/CP/EB.出处或可获得地址,引用日期。

(注:私人通讯和未发表著作一般不引用。)

6 本刊收稿后 6 个月不被采用,稿件可自行处理,未采用稿恕不退还。

7 作者可直接通过 E-mail 投稿,也可邮寄。

图 3 $\tan \delta_c$ 的值对反射系数 R 的影响图 4 $\tan \delta_m$ 的值对反射系数 R 的影响

分两支,演变成的曲线如图 3 和图 4,并以 $\tan \delta_c = \tan \delta_m$ 为界,图 3 的曲线变化迅速,图 4 曲线变化缓慢。这说明当 $|\tan \delta_c - \tan \delta_m|$ 一定时,取 $\tan \delta_m$ 较大,较利于控制涂层的吸波性能;此外,当 $\tan \delta_m$ 一定时,一般地说, $\tan \delta_c$ 取值大时,吸波性能更佳。

4 结论

本文主要研究了雷达吸波材料损耗介质对涂层吸波性能的影响,采用计算机辅助设计计算了当出现偏差时涂层对吸波性能影响的一些结果,运用这种方法可以对雷达吸波涂层进行优化设计,得到的结果可以在实际应用中寻找新的损耗介质,提高雷达吸波涂层的性能。

参考文献:

- [1] 阮颖铮.雷达截面与隐身技术[M].北京:国防工业出版社,2000.8.
- [2] 张杰,朱正和,张明荣.吸波材料的计算机辅助设计[J].成都科技大学学报,1994(76):51-55.
- [3] 曹茂盛,王彪.单涂层微波吸收材料参量的匹配机制分析[J].纺织高校基础科学学报,1996,12(2):35-39.

收稿日期:2002-07-05

(上接第 23 页)让端部带圆角的

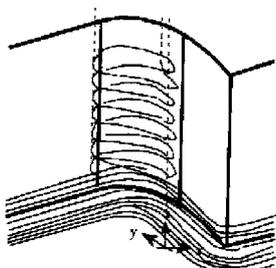


图 5 清根加工方式

刀具直接沿工件内部角落进行加工,如图 6 所示,从而得到非常光滑的表面。

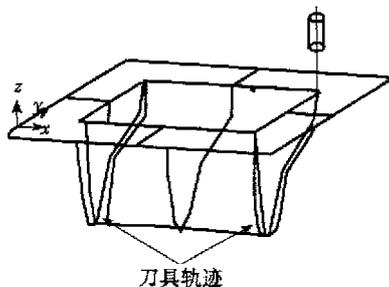


图 6 笔式加工方式

参考文献:

- [1] Numerical control machining V10.6[Z].Cimatron Ltd,1999.

- [2] Cimatron V11.0 用户手册[Z].南京天地精英软件有限公司,2000.
- [3] 杨进.基于毛坯残留知识的加工[J].计算机辅助设计与制造,2001(1):48-49.
- [4] 李秀峰.用 Cimatron 软件进行高速加工编程[J].计算机辅助设计与制造,2000(11):23-24.

收稿日期:2002-08-08

(上接第 21 页)射频电路 PCB 设计的关键在于如何减少辐射能力以及如何提高抗干扰能力,合理的布局与布线则是设计射频电路 PCB 的保证,本文中所述的方法有利于提高射频电路 PCB 的设计的可靠性,从而解决好电磁干扰问题,进而达到电磁兼容性。

参考文献:

- [1] 陈穷.电磁兼容性工作设计手册[M].北京:国际工业出版社,1993.
- [2] 马伟明.电力电子系统中的电磁兼容[M].武汉:武汉水利电力大学出版社,2000.

收稿日期:2002-12-25